

43468

raf

TJ213 .N67 2007



0000043468

Merekabentuk pengawal logik fuzzy untuk penukar buck /
Noraini Kamisman.


**MEREKABENTUK PENGAWAL LOGIK FUZZY UNTUK
PENUKAR BUCK**

NORAINI BINTI KAMISMAN

MEI 2007

“Saya akui bahawa saya telah membaca karya ini pada pandangan saya karya ini adalah memadai dari skop dan kualiti untuk tujuan penganugerahan ijazah Sarjana Muda Kejuruteraan Elektrik (Elektronik Kuasa Dan Pemacu).”

Tandatangan

.....

Nama Penyelia

: EN. FAZLLI BIN PATKAR

Tarikh

: 4 MEI 2007

MEREKABENTUK PENGAWAL LOGIK FUZZY UNTUK PENUKAR BUCK

NORAINI BINTI KAMISMAN

Laporan Ini Dikemukakan Sebagai Memenuhi Sebahagian Daripada Syarat
Penganugerahan Ijazah Sarjana Muda Kejuruteraan Elektrik (Elektronik Kuasa Dan
Pemacu)

Fakulti Kejuruteraan Elektrik
Universiti Teknikal Malaysia Melaka

Mei 2007

“Saya akui laporan ini adalah hasil kerja saya sendiri kecuali ringkasan dan petikan yang tiap-tiap satunya saya jelaskan sumbernya.”

Tandatangan :
Nama : NORAINI BTE KAMISMAN
Tarikh : 4 MEI 2007

Untuk ayah, ibu, kakak dan adik-adik tersayang

PENGHARGAAN

Alhamdulillah ke hadrat Ilahi kerana dengan izinNya dapat saya menyiapkan Projek Sarjana Muda II ini dengan lancar dan sempurna.

Dikesempatan ini, saya ingin mengucapkan jutaan terima kasih kepada penyelia saya iaitu En. Fazli bin Patkar di atas segala tunjuk ajar, pengetahuan dan juga nasihat darinya membuatkan saya dapat meneruskan projek ini sehingga ke peringkat akhirnya.

Selain itu, tidak lupa juga kepada ahli-ahli panel PSM II iaitu En. Zulkifli dan Pn. Maaspaliza kerana telah memberi kerjasama, panduan dan juga berkongsi maklumat dan pendapat tentang projek ini.

Akhir sekali, berbanyak terima kasih saya kepada kedua ibubapa dan ahli keluarga saya yang memahami dan juga memberi dorongan dalam menjayakan projek ini. Tidak lupa juga kepada rakan-rakan yang banyak membantu seterusnya berkongsi idea untuk memantapkan dan menjayakan projek ini sehingga sempurna. Segala jasa amatlah saya hargai.

ABSTRAK

Projek ini memberi fokus kepada merekabentuk satu pengawal logik fuzzy bagi penukar buck. Pengawal logik fuzzy adalah berdasarkan kepada satu proses keputusan hasil daripada pengalaman manusia. Tujuan utama projek ini adalah membuat perbandingan antara pengawal fuzzy dan pengawal pengkamar pengkadar (PI) pada sambutan langkah bagi penukar buck. Terbitan-terbitan bagi menghasilkan pengawal fuzzy dan pengawal PI bagi penukar buck diterangkan secara terperinci di dalam projek ini. Segala perbandingan antara pengawal fuzzy dan pengawal PI dibuat adalah berdasarkan kepada sambutan langkah. Analisis dan simulasi antara kedua pengawal fuzzy dan pengawal PI terhadap penukar buck ini disempurnakan menggunakan *Matlab Simulink*.

ABSTRACT

This project focuses on the design of a fuzzy logic controller for buck converter. The fuzzy logic controller is based on the decision process of an experienced human operator. The aim of this project is to compare the performance of fuzzy controller over the conventional proportional integral (PI) controller at step response of the buck converter. The derivation of a fuzzy controller and PI controller for regulating buck converters will be described. The performances of both controllers will be compared base step response. Simulation and analysis of both controllers toward buck controller will be done using Matlab Simulink.

ISI KANDUNGAN

BAB	PERKARA	HALAMAN
	PENGHARGAAN	iv
	ABSTRAK	v
	ABSTRACT	vi
	ISI KANDUNGAN	vii
	SENARAI JADUAL	x
	SENARAI RAJAH	xi
I	Pengenalan Kepada Projek	
	1.1 Pengenalan Kepada Penukar Buck	2
	1.2 Penyataan Masalah	5
	1.3 Skop Projek	5
	1.4 Objektif Projek	6
	1.5 Metodologi Projek	6
	1.6 Struktur Laporan	7
II	MEREKABENTUK PENUKAR BUCK	
	2.1 Menentukan Nilai Parameter	9
	2.2 Keputusan Simulasi	10
III	PEMODELAN PENUKAR BUCK	
	3.1 Peringkat Pertama : Proses Pemurataan Litar	14
	3.2 Peringkat Kedua : Proses Penggangguan dan Pelinearan	19
	3.3 Peringkat Ketiga : Analisis Litar	24

IV	MEREKABENTUK PENGAWAL PI UNTUK PENUKAR BUCK	
4.1	Sambutan Penukar Buck Tanpa Pemampas	27
4.2	Merekabentuk Pengawal PI untuk Penukar Buck	29
4.3	Perbincangan	31
V	PENGAWAL LOGIK FUZZY	
5.1	Merekabentuk dan Pendekatan Memodel Pengawal Logik Fuzzy	34
5.2	Mengenalpasti Parameter Masukan dan Keluaran	35
5.3	Rangkap Keahlian Bagi Parameter	35
5.4	Kaedah Fuzzifikasi	37
5.5	Kaedah Penyimpulan	38
5.6	Kaedah Defuzzifikasi	38
VI	MEREKABENTUK PENGAWAL LOGIK FUZZY UNTUK PENUKAR BUCK	
6.1	Memodelkan Pengawal Fuzzy Menggunakan FIS Editor Matlab Simulink	40
6.2	Analisis Dan Perlaksanaan Pengawal Logik Fuzzy	46
6.2.1	Simulasi Bagi Analisis Sambutan Langkah Untuk Pengawal Logik Fuzzy	46
6.2.2	Analisis Sambutan Langkah Untuk Perbezaan Nilai Bagi G1	47
6.2.3	Analisis Sambutan Langkah Untuk Perbezaan Nilai Bagi G2	48
6.2.4	Analisis Sambutan Langkah Untuk Perbezaan Nilai Bagi G3	49
6.2.5	Perbincangan	50
6.3	Perbandingan Prestasi Antara Pengawal Logik Fuzzy Dengan Pengawal PI Bagi Sambutan Langkah	52

VII	PERBINCANGAN	53
VIII	KESIMPULAN	55
IX	CADANGAN	56
	RUJUKAN	57
	LAMPIRAN	58

SENARAI JADUAL

NO	TAJUK	HALAMAN
1	Parameter dan nama rangkap keahlian yang digunakan bagi keluaran, d_k	36
2	Kesimpulan daripada contoh yang digunakan	38
3	Peraturan yang digunakan dalam Rule Editor	42
4	Sambutan langkah bagi penukar buck dengan penambahan dan pengurangan nilai pada G1, G2 dan G3	51

SENARAI RAJAH

NO	TAJUK	HALAMAN
1.1	Litar asas bagi penukar buck	2
1.2	Litar semasa suis tutup	2
1.3	Litar semasa suis buka	3
2.1	Litar simulasi penukar buck	11
2.2	Litar simulasi penukar buck dengan nilai voltan dan arus	12
2.3	Graf voltan keluaran	12
2.4	Graf arus pearuh keluaran	13
2.5	Graf voltan riak	13
3.1	Peringkat bagi proses mendapatkan rangkap pindah bagi penukar buck	14
3.2	Litar asas penukar buck (proses pemurataan)	15
3.3	Litar semasa suis tutup (proses pemurataan)	15
3.4	Litar semasa suis buka (proses pemurataan)	16
3.5	Litar setara bagi persamaan (3.30)	22
3.6	Litar setara bagi persamaan (3.31)	22
3.7	Litar setara bagi persamaan (3.32)	23
3.8	Litar setara arus terus isyarat kecil bagi penukar buck	23
3.9	Litar setara arus terus isyarat kecil bagi penukar buck bersama pengubah	23
3.10	Litar setara arus ulang-alik isyarat kecil	24
4.1	Litar pengawal PI dengan $K_p=1$ dan $K_i=0$	28
4.2	Litar gelung tutup pengawal PI untuk penukar buck dengan $K_p=1$ dan $K_i=0$	28
4.3	Graf sambutan langkah bagi $K_p=1$ dan $K_i=0$	28
4.4	Graf magnitud dan fasa bagi $K_p=1$ dan $K_i=0$	29

4.5	Litar gelung buka pengawal PI bagi penukar buck	30
4.6	Litar gelung tutup pengawal PI bagi penukar buck dengan $K_p=10$ dan $K_i=105$	30
4.7	Graf sambutan langkah	30
4.8	Graf rajah Bode	31
5.1	Gambarajah blok logik fuzzy untuk penukar buck	34
5.2	Rangkap keahlian yang digunakan bagi masukan e, ce	36
5.3	Fuzzifikasi untuk $e = +1.8$ dan $ce = -1.3$	37
5.4	Litar pengawal logic fuzzy	39
6.1	FIS Editor	40
6.2	Membership Function Editor	41
6.3	Membership Function Editor untuk pembolehubah keluaran, d_k	42
6.4	Rule Editor	45
6.5	Sambutan langkah untuk pengawal logik fuzzy	47
6.6	Sambutan langkah apabila nilai G1 berubah	48
6.7	Sambutan langkah apabila nilai G2 berubah	49
6.8	Sambutan langkah apabila nilai G3 berubah	50
6.9	Perbandingan sambutan langkah antara pengawal logik fuzzy dan pengawal PI	52

BAB I

Pengenalan kepada Projek

Bab ini akan menerangkan tentang pengenalan kepada penukar buck, penyataan masalah yang berlaku, skop projek, objektif projek, metodologi projek dan yang terakhir ialah struktur laporan.

Secara amnya, projek ini adalah berkaitan dengan merekabentuk pengawal logik fuzzy untuk penukar buck. Pengawal logik fuzzy atau logik kabur/samar adalah antara satu kaedah kawalan yang menarik kerana strukturnya menyerupai cara manusia menyelesaikan masalah. Satu cara yang biasa digunakan untuk mereka pengawal fuzzy ialah kaedah cuba-cuba (*trial and error*). Kawalan fuzzy juga berkaitan rapat kepada kawalan linear.

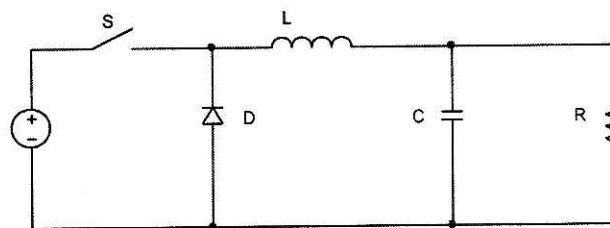
Secara umumnya, penukar buck digunakan untuk menukar masukan arus terus yang tidak teratur ke dalam keluaran arus terus terkawal. Penukar buck atau dipanggil penukar bawah menghasilkan voltan keluaran yang lebih rendah berbanding voltan masukan. Ini adalah kerana penambahan penapis laluan rendah peraruh-pemuat (L-C) pada penukar yang asal. Di dalam projek ini, analisis terhadap penukar buck ini dilaksanakan menggunakan perisian OrCad.

Pengawal PI turut digunakan untuk membuat perbandingan dengan pengawal logik fuzzy berdasarkan kepada beberapa kriteria-kriteria tertentu. Pengawal PI digunakan kerana ia adalah satu pengawal dua terbitan yang ringkas (berbanding menggunakan pengawal PID di mana ia adalah pengawal tiga terbitan) dan mampu

memberikan ralat keadaan mantap (*steady state error*) sehingga bersamaan dengan sifar (berbanding pengawal PD yang masih mempunyai ralat keadaan mantap)

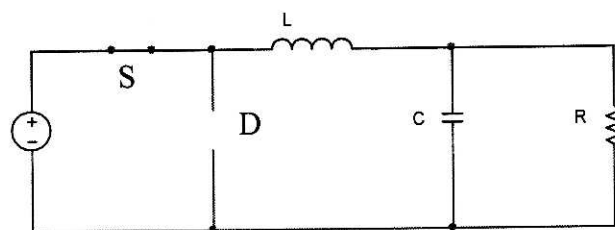
1.1 Pengenalan Kepada Penukar Buck

Penukar buck digunakan untuk menukar masukan arus terus yang tidak teratur ke dalam keluaran arus terus terkawal. Rajah 1.1 adalah litar asas bagi penukar buck dan operasi penukar buck boleh dibahagikan kepada dua ragam iaitu ragam 1 dan ragam 2. Semasa ragam 1, litar penukar buck bersuis tutup dan arus mengalir dari sumber ke beban seperti yang ditunjukkan dalam Rajah 1.2 manakala semasa ragam 2, litar penukar buck bersuis buka dan arus beban terus mengalir melalui diod seperti yang ditunjukkan dalam Rajah 1.3. Berikut ialah analisis bagi penukar buck semasa dalam keadaan ragam 1 dan ragam 2.



Rajah 1.1: Litar asas bagi penukar buck

Semasa ragam 1 (suis tutup),



Rajah 1.2: Litar semasa suis tutup

Rajah 1.2 menunjukkan litar penukar buck semasa suis tutup. Semasa dalam keadaan ini, diod adalah dalam keadaan pincang balikan dan suis mengawal arus peraruh,

$$v_L = V_s - V_o \quad (1.0)$$

dan ini akan menyebabkan kenaikan kepada arus peraruh.

$$v_L = L \frac{di_L}{dt}$$

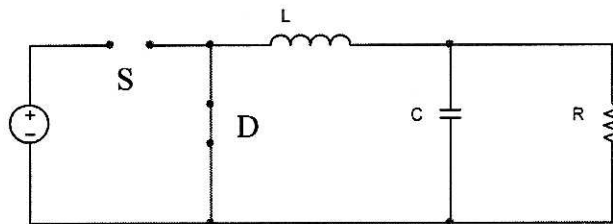
$$\therefore i_L = \frac{1}{L} \int v_L dt \quad (1.1)$$

Oleh kerana i_L adalah satu pemalar positif, maka kenaikan pada i_L mestilah linear.

$$\frac{di_L}{dt} = \frac{\Delta i_L}{\Delta t} = \frac{\Delta i_L}{DT} = \frac{V_s - V_o}{L}$$

$$\therefore (\Delta i_L)_{closed} = \left(\frac{V_s - V_o}{L} \right) DT \quad (1.2)$$

Semasa ragam 2 (suis buka),



Rajah 1.3: Litar semasa suis buka

Rajah 1.3 menunjukkan litar penukar buck semasa suis buka. Oleh kerana peraruh menyimpan tenaga, maka i_L akan terus mengalir. Semasa dalam keadaan ini, diod dalam keadaan pincang hadapan dan arus sekarang mengalir melalui diod.

$$v_L = -V_o \quad (1.3)$$

$$\begin{aligned}
v_L &= -V_o = L \frac{di_L}{dt} \\
\frac{di_L}{dt} &= \frac{-V_o}{L} \\
\therefore \frac{di_L}{dt} &= \frac{\Delta i_L}{\Delta t} = \frac{\Delta i_L}{(1-D)T} = \frac{-V_o}{L} \\
\therefore (\Delta i_L)_{opened} &= \left(\frac{-V_o}{L} \right) \cdot (1-D)T \tag{1.4}
\end{aligned}$$

Seterusnya, persamaan-persamaan yang dihasilkan daripada dua keadaan di atas ditunjukkan seperti berikut:

Semasa dalam keadaan mantap (steady state),

$$\begin{aligned}
(\Delta i_L)_{closed} + (\Delta i_L)_{opened} &= 0 \\
\left(\frac{V_s - V_o}{L} \right) \cdot DT - \left(\frac{-V_o}{L} \right) \cdot (1-D)T &= 0 \\
\therefore V_o &= DV_s \tag{1.5}
\end{aligned}$$

Persamaan bagi arus peraruh purata, arus maksimum dan arus minimum,

Arus peraruh purata = arus purata dalam R_L

$$\text{Arus peraruh purata, } I_L = I_R = \frac{V_o}{R} \tag{1.6}$$

$$\text{Arus maksimum, } I_{\max} = V_o \left(\frac{1}{R} + \frac{(1-D)}{2Lf} \right) \tag{1.7}$$

$$\text{Arus minimum, } I_{\min} = I_L - \frac{\Delta i_L}{2} = V_o \left(\frac{1}{R} + \frac{(1-D)}{2Lf} \right) \tag{1.8}$$

$$\text{Riak bagi arus peraruh, } \Delta i_L = I_{\max} - I_{\min} \tag{1.9}$$

Semasa dalam keadaan Ragam Arus Berterusan (Continuous Current Mode [CCM]), bagi memastikan operasi adalah berterusan (CCM), andaikan sebagai $I_{\min} \geq 0$

$$I_{\min} = V_o \left(\frac{1}{R} + \frac{(1-D)}{2Lf} \right) \geq 0$$

$$\therefore L \geq L_{\min} = \frac{(1-D)}{2f} \cdot R \quad (1.10)$$

$$\text{Keluaran bagi voltan riak, } \Delta V_o = \frac{T\Delta i_L}{8C} = \frac{V_o(1-D)}{8LCf^2} \quad (1.11)$$

$$\text{Faktor riak, } r = \frac{\Delta V_o}{V_o} = \frac{(1-D)}{8LCf^2} \quad (1.12)$$

1.2 Penyataan Masalah

Masalah yang lazimnya berlaku apabila memodel dan mengaplikasi teori kawalan linear ialah penukar buck biasanya dikawal menggunakan pengawal PI. Teori atau teknik kawalan linear ialah satu cara di mana jika membuat perubahan kepada parameter ianya akan memberi kesan terhadap jalur lebar (*bandwidth*) dan terhadap kestabilan yang mana ianya boleh dilihat kepada jidar fasa dan jidar gandaan. Penggunaan pengawal PI bermakna memerlukan analisis secara matematik selain memerlukan analisis kawalan linear iaitu seperti membuat rajah Bode dan teknik memodel.

Alternatif lain yang digunakan selain menggunakan pengawal PI adalah dengan menggunakan pengawal logik fuzzy di mana satu set peraturan bahasa digunakan untuk menghasilkan satu kawalan secara algoritma. Penggunaan pengawal logik fuzzy juga hanya berdasarkan kepada logik akal sahaja.

1.3 Skop Projek

Skop projek ini merangkumi perkara seperti mencari bahan dan membuat kajian ke atas bahan tersebut, mereka pengawal PI, mereka pengawal logik fuzzy di mana ianya

memerlukan lima langkah/cara iaitu menentukan masukan dan keluaran bagi pengawal buck, menentukan *fuzzifying* bagi masukan dan keluaran, membentuk satu peraturan kawalan, menentukan fungsi/rangkap keanggotaan (*membership function*) dan membuat defuzzifikasi (*defuzzification*) serta membuat perbandingan prestasi antara pengawal logik fuzzy dan pengawal PI terhadap sambutan langkah berdasarkan kepada ralat keadaan mantap (*steady state error*), lajukan terlampau (*overshoot*), masa kenaikan (*rise time*) dan masa penganapan (*settling time*).

1.4 Objektif Projek

Bagi mencapai matlamat projek ini, beberapa objektif telah ditetapkan sebagai garis panduan pelaksanaan. Objektif tersebut adalah:-

- i. Untuk mendapatkan rangkap pindah bagi penukar buck.
- ii. Untuk mereka pengawal PI bagi penukar buck.
- iii. Untuk mereka pengawal logik fuzzy bagi penukar buck.
- iv. Untuk simulasi pengawal PI dan pengawal logik fuzzy menggunakan Matlab Simulink.
- v. Untuk membuat perbandingan antara pengawal logik fuzzy dan pengawal PI berdasarkan kepada sambutan langkah yang melihat kepada empat perkara iaitu ralat keadaan mantap, lajukan terlampau, masa kenaikan dan masa penganapan.
- vi. Untuk mengkaji kesan gandaan terhadap pengawal fuzzy.

1.5 Metodologi Projek

Metodologi projek ini dimulakan dengan membuat penyelidikan bahan rujuk berkaitan projek daripada buku, jurnal, kertas kerja dan dengan melayari internet. Seterusnya nilai-nilai parameter ditentukan dan dicari. Nilai-nilai tersebut adalah seperti

R, L, C, V_o, V_s . Selepas itu, rangkap pindah bagi penukar buck diterbitkan daripada nilai-nilai yang ditentukan dan dicari tadi. Seterusnya proses merekabentuk pengawal PI bagi penukar buck di mana di sini analisis linear kawalan menggunakan rajah Bode dibuat bertujuan untuk mencari nilai K_p dan K_i berdasarkan kepada jidar fasa, jidar gandaan dan sambutan langkah. Seterusnya proses merekabentuk pengawal logik fuzzy bagi penukar buck di mana terdapat lima perkara perlu ditentukan iaitu menentukan masukan dan keluaran bagi pengawal, menentukan *fuzzifying* bagi masukan dan keluaran, membentuk satu peraturan kawalan (*control rules*), menentukan fungsi/rangkap keahlian (*membership function*) dan membuat defuzzifikasi (*defuzzification*). Akhir sekali ialah proses menganalisis dan membuat perbandingan berdasarkan kepada sambutan langkah yang melihat kepada empat perkara iaitu ralat keadaan mantap, lajakan terlampau, masa kenaikan dan masa penganapan.

1.6 Struktur Laporan

Pada keseluruhannya, laporan ini bertujuan untuk mendokumentasikan segala konsep, aktiviti dan hasil kerja yang berkaitan dengan perjalanan pelaksanaan projek. Laporan ini lebih menekankan kepada aspek aktiviti merekabentuk pengawal dan penukar arus terus dan membuat simulasi yang bersesuaian dengan skop dan objektif projek.

Laporan ini mengandungi tujuh bab utama. Kandungan laporan ini bermula dengan Bab 1 yang menerangkan mengenai pengenalan kepada penukar buck, pernyataan masalah yang berlaku, skop projek, dan juga objektif projek. Selain itu, di dalam bab ini juga terdapat penerangan tentang struktur laporan di mana dapat mengetahui isi yang terkandung di dalam semua bab.

Bab 2 pula menerangkan tentang merekabentuk penukar buck di mana nilai-nilai parameter diberi dan ditentukan. Cara pengiraan diterangkan dan keputusan simulasi yang membuktikan nilai-nilai tersebut adalah betul juga ditunjukkan.

Bab 3 pula akan menerangkan tentang memodel penukar iaitu memodel isyarat kecil bagi penukar buck di mana akan diterangkan terbitan-terbitan bagi mendapatkan rangkap pindah dan bagaimana pemurataan litar dibuat.

Bab 4 pula akan menerangkan tentang merekabentuk pengawal PI di mana analisis kawalan linear dibuat dengan menggunakan rajah Bode untuk mengetahui nilai K_p dan K_i bergantung kepada jidar fasa, jidar gandaan dan beberapa kriteria-kriteria lain.

Bab 5 pula menerangkan tentang pengawal logik fuzzy. Di sini diterangkan dengan jelas bagaimana proses merekabentuk, memodel, mengenalpasti parameter dan beberapa kaedah yang digunakan untuk pengawal logik fuzzy.

Bab 6 pula akan menerangkan tentang bagaimana merekabentuk pengawal logik fuzzy. Hasil keputusan simulasi menggunakan *Matlab Simulink* turut ditunjukkan. Selain itu ia turut menerangkan tentang analisis, pelaksanaan dan persembahan oleh pengawal logik fuzzy. Segala analisis berkaitan sambutan langkah dan perbezaan gandaan yang digunakan ditunjukkan di sini. Kesan pemilihan pelbagai gandaan tersebut juga turut dibincangkan. Turut disertakan perbincangan berkaitan perbandingan yang telah dibuat antara pengawal logik fuzzy dengan pengawal PI.

Bab 7 pula menerangkan perbincangan, kesimpulan hasil daripada analisis dan kajian yang telah dibuat ke atas projek ini dan cadangan untuk kerja akan datang.

BAB II

MEREKABENTUK PENUKAR BUCK

Bab ini akan menerangkan bagaimana untuk menentukan nilai-nilai parameter bagi penukar buck. Litar dan keputusan simulasi yang membuktikan nilai-nilai tersebut adalah sah dan boleh digunakan turut ditunjukkan menggunakan perisian OrCad.

2.1 Menentukan nilai parameter

Rumus-rumus yang diterbitkan daripada Bab 1 akan digunakan untuk menentukan nilai-nilai di bawah. Nilai kitar tugas, D ditentukan daripada nilai V_s dan V_o yang diberi mengikut kesesuaian. Diberi nilai $V_o = 12V$ dan $V_s = 24V$.
Daripada persamaan (1.5), nilai D yang diperolehi ialah:

$$V_o = V_s D$$
$$D = \frac{V_o}{V_s} = \frac{12}{24} = 0.5$$

Andaikan $P_o = 50W$, $f = 50kHz$,

$$P_o = \frac{V_o^2}{R}$$
$$R = \frac{V_o^2}{P_o} = \frac{12^2}{50} = 2.88\Omega$$

Maka daripada persamaan (1.8) dan (1.10) nilai L_{\min} ialah:

$$\begin{aligned}
 I_{\min} &= I_L - \frac{\Delta I_L}{2} = V_o \left(\frac{1}{R} - \frac{1-D}{2Lf} \right) \\
 I_L &= \frac{V_o}{R} = \frac{12}{2.88} = 4.2A \\
 \therefore L_{\min} &= \frac{(1-D)R}{2f} \\
 &= \frac{(1-0.5)(2.88)}{2 \times 50k} \\
 &= 14.4 \mu H
 \end{aligned}$$

Andaikan peraruh adalah 10 kali lebih besar berbanding minimum untuk pastikan arus peraruh adalah berterusan, jadi nilai L yang diperolehi ialah:

$$\begin{aligned}
 \therefore L &= 10L_{\min} \\
 &= 10(14.4 \mu) \\
 &= 144 \mu H
 \end{aligned}$$

Daripada persamaan (1.12), andaikan faktor riak, $r = 0.5\%$, maka nilai pemuat ialah:

$$\begin{aligned}
 C &= \frac{1-D}{8L \left(\frac{\Delta V_o}{V_o} \right) f^2} \\
 &= \frac{(1-0.5)}{8 \times 144 \mu \times 0.005 \times 50^2} \\
 &= 34.72 \mu F
 \end{aligned}$$

2.2 Keputusan Simulasi

Analisis simulasi ini dibuat adalah untuk membandingkan nilai yang dikira di atas adalah sah dan boleh digunakan. Rajah 2.1 ialah litar penukar buck yang digunakan dan disimulasi menggunakan perisian OrCad. Litar tersebut juga telah diubah dengan menggantikan suis kepada MOSFET dan Vpulse. Apabila nilai-nilai yang dikira sebelum ini diaplikasikan ke dalam litar dan disimulasi, keputusan keluaran yang